IE204

Roll No.:

2018 CONCEPTS OF DIGITAL ELECTRONICS

निर्धारित समय : तीन घंटे]

अधिकतम अंक : 70

Time allowed: Three Hours

[Maximum Marks: 70

नोट: (i) प्रथम प्रश्न अनिवार्य है, शेष में से किन्हीं **पाँच** के उत्तर दीजिये।

Note: Question No. 1 is compulsory, answer any FIVE questions from the remaining.

- (ii) प्रत्येक प्रश्न के सभी भागों को क्रमवार एक साथ हल कीजिये। Solve all parts of a question consecutively together.
- (iii) प्रत्येक प्रश्न को नये पृष्ठ से प्रारम्भ कीजिये। Start each question on fresh page.
- (iv) दोनों भाषाओं में अन्तर होने की स्थिति में अंग्रेजी अनुवाद ही मान्य है। Only English version is valid in case of difference in both the languages.
- 1. (i) अंकीय संकेत को परिभाषित कीजिए व यह कैसे प्रदर्शित किया जाता है ?

 Define digital signal and how it is represented?
 - (ii) त्रिअवस्था तर्क को परिभाषित कीजिए। Define tristate logic.
 - (iii) सत्य सारणी का क्या उपयोग है ? What is the use of truth table ?
 - (iv) कोर व स्तर ट्रिगरिंग की तुलना कीजिए। Compare edge and level triggering in digital system.
 - (v) टी फ्लिप-फ्लॉप का क्या उपयोग है ? What is the use of T flip-flop ?

 (2×5)

2. (i) अंकीय पद्धतियों के लाभ लिखिये।

Write advantages of digital techniques.

(6)

(ii) निम्न दशमलव संख्याओं को षोडश आधारी संख्याओं में परिवर्तित कीजिए :

Convert the following decimal numbers into hexadecimal system:

(a) 268

(b) 5741

(2+4)

3. (i) सार्वभौमिक द्वारों को परिभाषित कीजिए। OR, AND एवं NOT संक्रियाओं को केवल NAND द्वारों का प्रयोग करते हुए प्राप्त कीजिए।

Define universal gates. Realize OR, AND and NOT operations by using NAND gates only.

(ii) डी-मार्गन प्रमेय को बताइये। उपयुक्त विधि द्वारा इसे सिद्ध कीजिए। State De-Morgan's theorem. Prove it by using suitable method.

(6+6)

- (i) SOP व POS पदों की परिभाषा लिखिए।
 Write definitions of SOP and POS terms.
 - (ii) निम्न तर्क व्यंजक का न्यूनकरण k-map द्वारा कीजिए तथा न्यूनीकृत व्यंजक का तर्क आरेख केवल NAND द्वारों का प्रयोग करते हुए बनाइये :

 $f(A, B, C, D) = \sum m(0, 1, 2, 3, 5, 7, 8, 9, 11, 14)$

Minimize the following logic expression using k-map and draw logic diagram of the minimized expression using NAND gates only:

$$f(A, B, C, D) = \sum m(0, 1, 2, 3, 5, 7, 8, 9, 11, 14)$$
 (4+8)

5. (i) एक द्विआधारी पूर्ण योजक का तर्क आरेख खींचिये और इसकी कार्यविधि को सत्य सारिणी की सहायता से समझाइये।

Draw the logic diagram of a binary full adder and explain its working by truth table.

(ii) 16 से 1 मल्टीप्लेक्सर की कार्यप्रणाली को समझाइये।
Explain the working of 16 to 1 multiplexer. (6+6)

- 6. (i) फ्लिप-फ्लॉप को परिभाषित कीजिए । तर्क आरेख व सत्य तालिका की सहायता से आर एस फ्लिप-फ्लॉप व डी फ्लिप-फ्लॉप की कार्यविधि को समझाइये ।

 Define Flip-Flop. Explain operation of RS flip-flop and D flip-flop with the help of logic diagram and truth table.
 - (ii) एक 3 बिट द्विआधारी अतुल्यकाली अनुगणक का चित्र बनाइये व इसकी कार्यविधि को तरंग आकृति की सहायता से समझाइये।

 Draw circuit diagram of a 3 bit binary asynchronous down counter and explain its working by waveform.

 (6+6)
- 7. (i) RTL के मुख्य अभिलक्षण क्या हैं ? What are important characteristics of RTL?
 - (ii) उचित आरेखों की सहायता से ओपन कलैक्टर TTL NAND द्वार की कार्यविधि को समझाइये। Explain the working of open collector TTL NAND gate with suitable diagrams.

(6+6)

- 8. किन्हीं दो पर संक्षिप्त टिप्पणियाँ लिखिए : Write short notes on any **two** :
 - (i) पैरिटी बिट Parity bit
 - (ii) BCD से सात खंड विकोडर BCD to seven segment Decoder
 - (iii) तर्क कुलों की तुलना

Comparison of logic families.

(6+6)

A compared the part of the compared to the com

Foreign Englished Hyplane or the design domests in this the with the unique

one - Unit to muno investo aposto tifare a vez a la la mangada mustica soprifica-

TO THE REPORTER OF THE AT THE

1 Property that seemle the seemle test W

WERE BUILDING IN IN AN OWAY. IT ISSUES FOR A PARK A PERMIT FAIR OF THE STATE OF THE

महोत्र क्षित्र एक एक विकास

First series and trode attribute

and 139 (a)

光 译詞 多科工語 科 (10)

Linanga Conseggious sales of Libe

THE THE

and the second second second

IE204