

III test

- Q1. Design a combinational circuit for half adder. (OR) (4)
- Q. Design a combinational circuit for full subtractor.
- Q(2) Design a Block diagram, truth table and combinational circuit for Encoder (5)
- Q(3) Explain the operation and characteristics of n-type MOSFET. (6)

UWPC - Bharatpur

①

Sub FE-2014

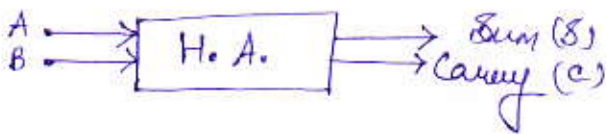
Date: 26/03/18

III test

1.) Design a combinational ckt for half adder.

⇒ Half adder :-

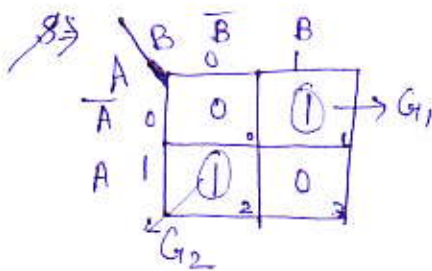
⇒ Block diagram



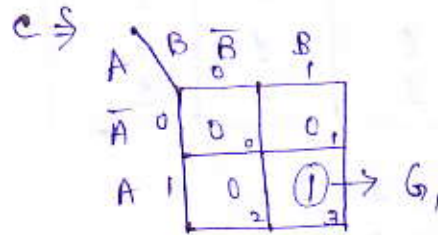
⇒ Truth table

I/P		O/P	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

⇒ K map ⇒

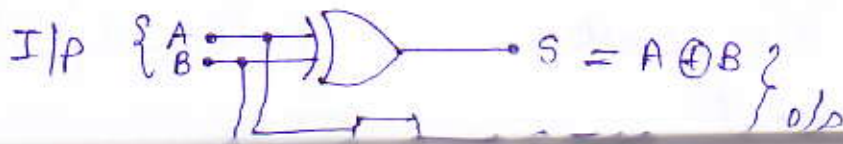


$$S = G_1 + G_2$$
$$S = \bar{A}B + A\bar{B}$$
$$S = A \oplus B$$



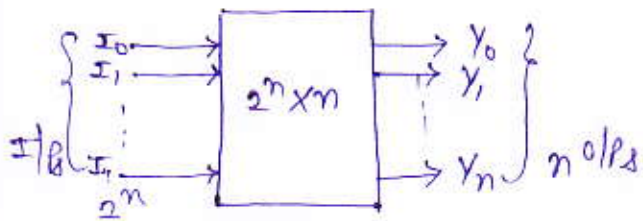
$$C = G_1$$
$$C = AB$$

⇒ Combinational ckt



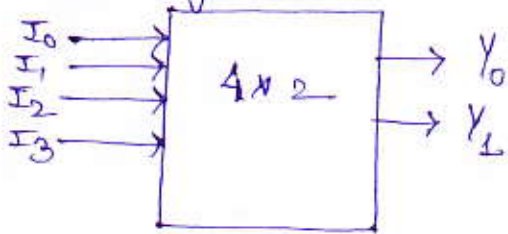
⇒ Design a block diagram, truth table and combinational ckt for encoder.

⇒ Encoder :-



⇒ 4 × 2 encoder

Block diagram

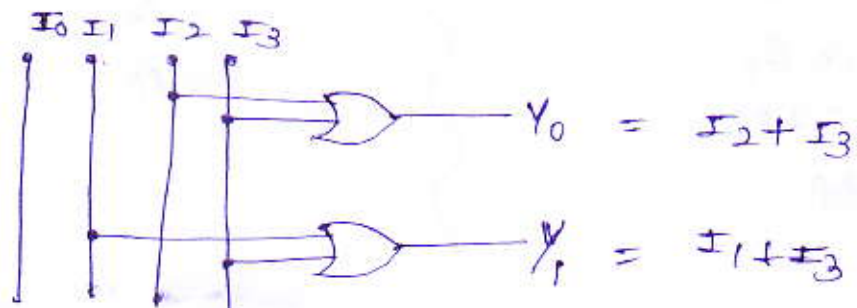


Truth Table

I/P				O/P	
I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	Y <sub>0</sub>	Y <sub>1</sub>
1	0	0	0	0	0
0	1	0	0	0	1
0	0	1	0	1	0
0	0	0	1	1	1

Output  $Y_0 = I_2 + I_3$   
 $Y_1 = I_1 + I_3$

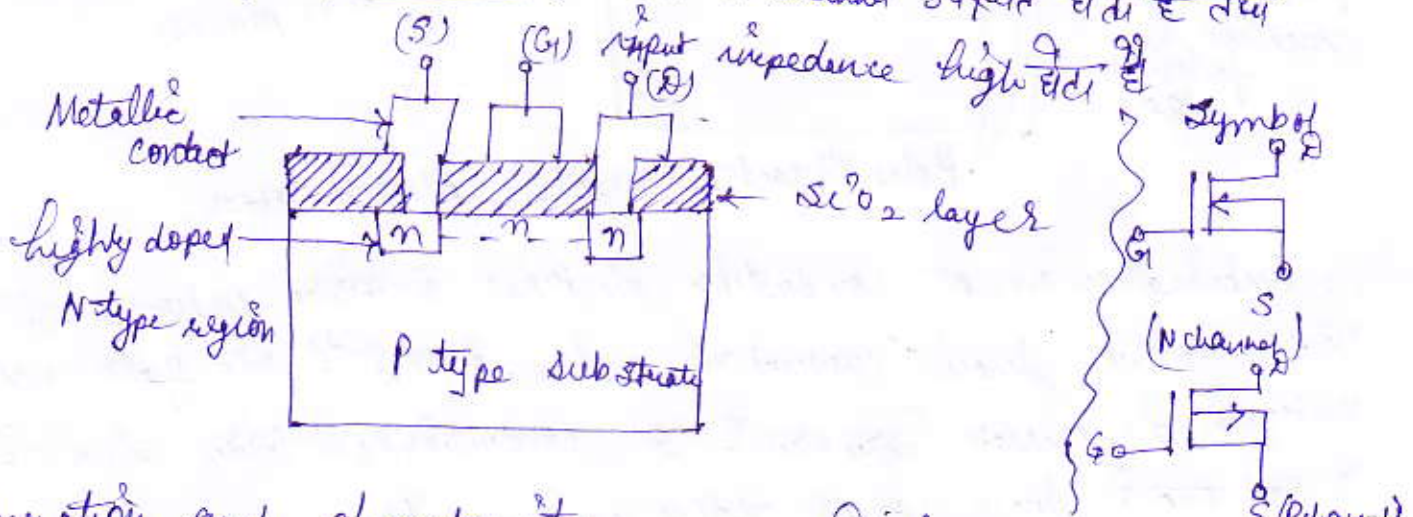
Combinational ckt



### 3.) Explain the operation and characteristics of of D-type MOSFET. (2)

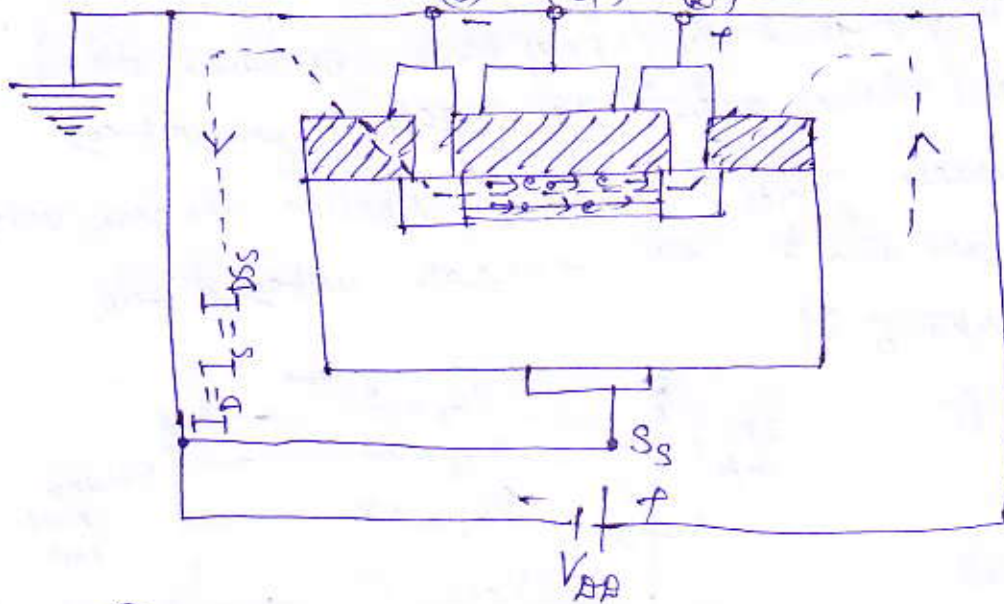
⇒ MOSFET को metal oxide semiconductor field effect transistor कहाँ है। MOSFET को दो भागों में divide किया जाता है -  
 Depletion type, Enhancement type

⇒ Depletion type MOSFET ⇒ इसमें n channel उपस्थित होता है तथा input impedance high होता है



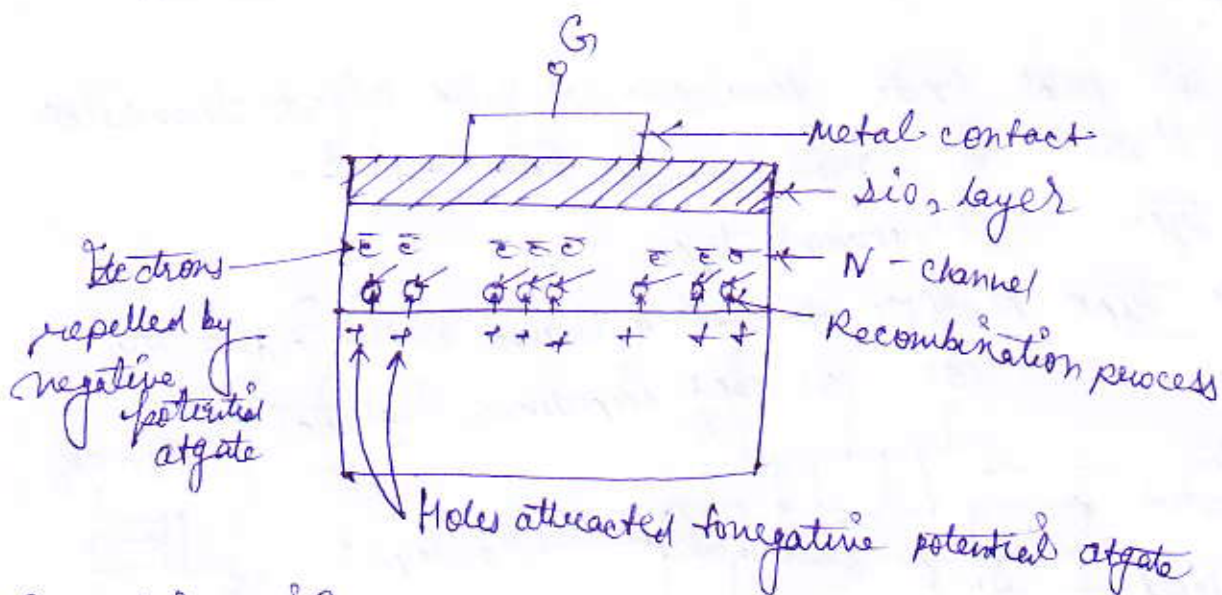
⇒ Operation and characteristics :- जब Drain and source के बीच voltage किया जाता है साथ ही Gate to

source voltage को zero करा जाता है इसके फलस्वरूप free electrons, N-channel में निकलकर drain के positive potential की तरफ आकर्षित होती हैं, इसके आकार में current channel में ही flow होती है जिसे drain current ( $I_D$ ) कहते हैं जब  $V_{GS} = 0V$



अब यदि  $V_{GS} = 0V$  के स्थान पर negative gate voltages apply करते हैं तो negative charge के कारण उस की channel में विकसित हो गए holes को

P-type substrate से आकर्षित करता है इसके कारण विकीर्ण लु आँ आकर्षित होles की वजह recombination घटती है



→ Recombination के कारण conduction electrons की संख्या reduce हो जाती है जिसके फलस्वरूप drain current भी reduce हो जाती है जब gate -ve voltage को आँ increase किया गया है तो conduction के कारण आँ कम हो जाती है तथा साथ ही drain current भी decrease हो जाती है

जब +ve gate voltage apply किया जाता है, तो gate terminal पर positive charge के कारण बहुत सारे लु P-type substrate से attract होते हैं। इस +ve gate source voltage के increase के साथ ही drain current भी increase होती है।

इस प्रकार gate पर +ve voltage supply / apply करने से channel में लु के conduction को increase (enhance) करता है तथा negative gate voltage free लु की संख्या को decrease करता है इस प्रकार MOSFET -ve gate voltage को depletion mode में work करता है तथा +ve gate voltage को enhancement mode में work करता है।

इस curve में

$V_{GS} = 0V$  के अगली region को enhancement region आँ  $V_{GS} = 0V$  के पिछले region को depletion region कहाँ है।

